

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **06-104768**

(43)Date of publication of application : **15.04.1994**

(51)Int.Cl.

H03M 7/40  
G06F 15/66  
H04N 7/13

(21)Application number : **05-121857**

(71)Applicant : **GENERAL INSTR CORP**

(22)Date of filing : **26.03.1993**

(72)Inventor : **POLLMANN STEPHEN C**

**MORONEY PAUL**

**KRAUSE EDWARD A**

**SHEN PAUL**

**PAIK WOO H**

(30)Priority

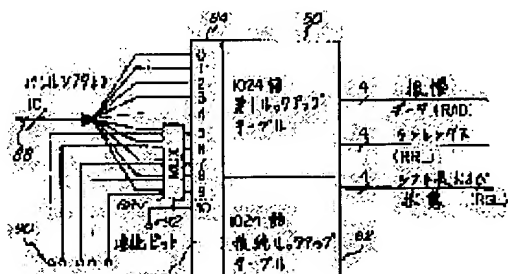
Priority number : **92 858101** Priority date : **26.03.1992** Priority country : **US**

## (54) VARIABLE LENGTH CODE WORD DECODER FOR DIGITAL COMMUNICATION SYSTEM

(57)Abstract:

PURPOSE: To decode a variable length code word for reproducing a transformation coefficient, such as a DCT coefficient provided by the decoder of high- definition television.

CONSTITUTION: A code work having a length shorter than (n) bits is defined as a 1st category, and a code work having a



length exceeding (n) bits is defined as a 2nd category. A feedback ROM 22 is used for decoding the code word. The code work of the 1st category is processed by directly designating the address of a look-up table 80 inside the ROM 22. The code word of the 2nd category is processed by passing through the ROM 22 plural times, feeding back 90 one part of data which is outputted at the time of the last passage and designating the address of storage place at the time of the next passage.

---

## LEGAL STATUS

[Date of request for examination] 09.08.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2511788

[Date of registration] 16.04.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-104768

(43)公開日 平成 6 年(1994) 4 月15日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 M 7/40		8522-5 J		
G 0 6 F 15/66	3 3 0 A	8420-5 L		
H 0 4 N 7/13	Z			

審査請求 有 請求項の数17(全 23 頁)

(21)出願番号 特願平5-121857

(22)出願日 平成 5 年(1993) 3 月26日

(31)優先権主張番号 8 5 8 1 0 1

(32)優先日 1992年 3 月26日

(33)優先権主張国 米国 (U S)

(71)出願人 592172367

ジェネラル・インスツルメント・コーポレーション

GENERAL INSTRUMENT CORPORATION

アメリカ合衆国ペンシルベニア州ハットボロ、パイペリー・ロード2200

(72)発明者 ステファン・シー・ポールマン

アメリカ合衆国カリフォルニア州サンティエ、アッペイフィールド・ドライブ9754

(74)代理人 弁理士 竹内 澄夫 (外 2 名)

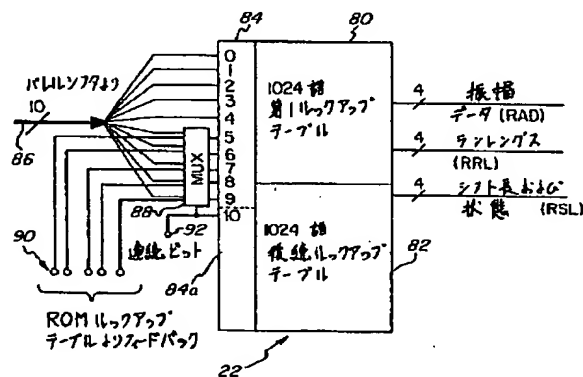
最終頁に続く

(54)【発明の名称】 デジタル通信システム用の可変長符号語復号器

(57)【要約】

【目的】 高品位テレビの復号器によって提供される DCT 変換係数のような変換係数を再生するために、可変長符号語を復号化する装置 (10) を提供する。

【構成】 n ビット以下の長さをもつ符号語を第 1 カテゴリーとし、n ビットを越える長さをもつ符号語を第 2 カテゴリーとする。符号語を復号化するためにフィードバック ROM (22) を使用する。第 1 カテゴリーの符号語は、ROM (22) 内のルックアップテーブル (80) を直接アドレス指定することによって処理する。第 2 カテゴリーの符号語は、ROM (22) を複数回通過し、前回の通過時に出力したデータの一部分をフィードバック (90) して次の通過時の記憶場所をアドレス指定することによって処理する。



## 【特許請求の範囲】

【請求項1】 どの符号語も他の符号語の語頭ではなく、第1カテゴリーの前記符号語の長さは $n$ ビット以下であり、第2カテゴリーの前記符号語の長さは $n$ ビットより長いという性質をもつ可変長符号語を復号化して変換係数を再生する装置であって、  
 $n$ ビットのアドレスポート、

様々な符号語の振幅、ランレングス、および第1制御データを含む第1の多数のアドレス指定可能な記憶場所、および前記第2カテゴリーの符号語の一部分のフィードバックデータと第2制御データを含む第2の多数のアドレス指定可能な記憶場所、を有する記憶手段と、  
 振幅、ランレングス、および第1制御データを出力するために、前記アドレスポートに符号語を入力して前記記憶場所をアドレス指定することによって、前記第1カテゴリーの符号語を復号化する手段と、  
 第2カテゴリーの符号語の最初の $n$ ビット部分を前記アドレスポートに入力して前記記憶場所をアドレス指定することによって、そのフィードバックデータおよび第2制御データを出力し、かつ前記第2制御データにตอบสนองして、前記第2カテゴリーの符号語の次の部分を前記フィードバックデータと一緒に前記アドレスポートに周期的に入力し、前記次の部分とフィードバックデータが一緒になって得られる $n$ ビット以下のアドレスで前記記憶場所を指定して、

(i) 前記第2カテゴリー符号語に少なくとも1つの追加部分が残っている場合には、次の周期的な入力時に使用するフィードバックデータおよび第2制御データを出力し、

(ii) 追加部分が残っていない場合には、前記第2カテゴリー符号語の振幅、ランレングス、および第1制御データを出力することによって、前記第2カテゴリーの符号語を復号化する手段と、  
 前記第2制御データにตอบสนองして、振幅、ランレングス、および第1制御データが出力されない前記第2カテゴリーの符号語の各部分に対しラン係数を出力する手段と、  
 から成る装置。

【請求項2】 さらに、連続クロックサイクルを確立するための、前記記憶手段および前記第1および第2カテゴリー符号語復号化手段にクロック信号を提供するためにクロック手段に連結された手段を含み、  
 前記クロックサイクルの間に、

(i) 振幅係数を生成するために振幅、ランレングス、および第1制御データ、または

(ii) ラン係数を生成するためにフィードバックデータおよび第2制御データ、の少なくともいずれか一方を前記記憶手段から出力し、

それによって、各クロックサイクルで可変長符号語から係数が生成されるようにしたことを特徴とする、請求項1記載の装置。

【請求項3】 前記第2カテゴリー符号語復号化手段が、

前記第2制御データにตอบสนองして、事前設定した多数のアドレスポート入力部に符号語データを入力する代わりに第2カテゴリー符号語に対するフィードバックデータを入力し、残りの多数のアドレスポート入力部には第2カテゴリー符号語の対応部分を入力するマルチプレクサ手段、から成ることを特徴とする、請求項1または2記載の装置。

【請求項4】 前記フィードバックデータが $n/2$ のビット長をもち、第2カテゴリー符号語の前記対応部分が $n/2$ 以下のビット長をもつことを特徴とする、請求項3記載の装置。

【請求項5】 さらに、  
 前記記憶手段に振幅およびランレングスデータが含まれていない特殊符号語を検出する手段と、  
 前記検出手段にตอบสนองして前記特殊符号語を復号化する手段と、を含むことを特徴とする、請求項1ないし4のいずれかに記載の装置。

【請求項6】 前記記憶手段が実質的に $2 \times 2^n$ に等しい記憶容量を有することを特徴とする、請求項1ないし5のいずれかに記載の装置。

【請求項7】 前記第2カテゴリー符号語の前記次の部分が、その符号語の残りの未処理ビット数または $n/2$ のいずれか短い方であることを特徴とする、請求項1ないし6のいずれかに記載の装置。

【請求項8】 前記記憶手段が第1ルックアップテーブルおよび第2ルックアップテーブルとして構成され、前記第1ルックアップテーブルが、

前記第1カテゴリー符号語に対応する第1の多数のアドレス指定可能な記憶場所と、  
 前記第2カテゴリー符号語の最初の $n$ ビットに対応する第2の多数のアドレス指定可能な記憶場所と、を含み、  
 前記第2ルックアップテーブルが、  
 前記第2カテゴリー符号語に対応する第1の多数のアドレス指定可能な記憶場所と、  
 前記第2カテゴリー符号語のその後の部分に対応する第2の多数のアドレス指定可能な記憶場所と、を有すること、を特徴とする、請求項1ないし7のいずれかに記載の装置。

【請求項9】 前記記憶手段が、前記第1ルックアップテーブルまたは前記第2ルックアップテーブルのいずれかをアドレス指定するために、前記 $n$ ビットのアドレスポートでデータを選択的に結合する制御ビットを受け取るための追加アドレスポートから成ることを特徴とする、請求項8記載の装置。

【請求項10】 前記第1および第2ルックアップテーブルがそれぞれ、実質的に $2n$ 語の記憶容量を有することを特徴とする、請求項9記載の装置。

【請求項11】 さらにバレルシフタを含み、当該バレル

ルシフトが、  
前記符号語を受け取るための入力部と、  
前記第1制御データおよび前記第2制御データから導出されたシフト長情報にตอบสนองして、符号語およびその一部分を前記nビットアドレスポートに出力する手段と、を有することを特徴とする、請求項1ないし10のいずれかに記載の装置。

【請求項12】 前記シフト長情報が1つの符号語の復号化が完了したか否かを示し、前記装置がさらに、前記シフト長情報にตอบสนองして新しい符号語の復号化を開始する手段から含むことを特徴とする、請求項1記載の装置。

【請求項13】 前記符号語が離散コサイン変換係数から導出されるハフマン符号語であることを特徴とする、請求項1ないし12のいずれかに記載の装置。

【請求項14】 可変長符号語の復号化に使用するフィードバック記憶装置であって、  
nビット以下の長さの第1符号語またはnビットを越す長さの第2符号語の最初のnビットまでの部分によってアドレス指定可能な第1ルックアップテーブルと、  
 $p + m \leq n$ であり、第2符号語のmビット以下の部分が前記第2符号語の最初のnビット部分の後に続く場合、pビットのフィードバックデータと第2符号語のmビット以下の部分の組合せによってアドレス指定可能な第2ルックアップテーブルと、から成り、  
前記第1ルックアップテーブルが、  
前記第1符号語に対応する振幅およびランレングスデータと、  
前記第2符号語の最初のnビット以下の部分に対応するフィードバックデータと、を含み、  
前記第2ルックアップテーブルが、  
前記第2符号語の最後のmビット以下の部分に対応する振幅およびランレングスデータと、  
前記第2符号語の前記最初の部分と最後の部分の間に存在するmビット部分に対応するフィードバックデータと、を含む、ことを特徴とするフィードバック記憶装置。

【請求項15】 さらに、  
符号語およびフィードバックデータを受け取るためのnビットのアドレスポートと、  
前記第1ルックアップテーブルまたは前記第2ルックアップテーブルをアドレス指定するために、前記アドレスポートを選択的に結合する手段と、を含むことを特徴とする、請求項14記載の記憶装置。

【請求項16】 ランレングスがゼロのイベントを表わす符号語を含め、多数の連続可変長符号語を復号化する方法であって、  
長さがnビット以下の第1符号語を1回のクロックサイクルで復号化する段階と、  
長さがnビットを越え、少なくともP-1のランレング

スをもつイベントを表わす第2複合語をP回という複数回のクロックサイクルで復号化する段階と、  
特殊エスケープ符号によりランレングスがゼロのイベントを表現する第3符号語を識別する段階と、  
前記特殊エスケープ符号の検出にตอบสนองして、前記第3符号語を1回のクロックサイクルで復号化する段階と、から成る方法。

【請求項17】 ルックアップテーブルを利用して前記第1および第2符号語が、対応する振幅およびランレングスデータを出力するために、復号化され、前記ルックアップテーブルを参照せず、振幅データを直接出力することによって前記第3符号語が復号化されること、を特徴とする、請求項16記載の方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、圧縮デジタルデータの再生に関し、さらに詳しくは可変長符号語の復号器に関する。

【0002】

【従来の技術】テレビジョン信号は従来、特定の国によって採用されている様々な標準に従って、アナログ形式で伝送される。例えば、米国はNTSC（米国テレビジョン方式委員会）の標準を採用している。また、ヨーロッパの多くの国々はPAL（位相反転走査線）またはSECAM標準を採用している。

【0003】テレビジョン信号をデジタル伝送すると、アナログ技術よりずっと高い品質の映像および音声サービスを提供することができる。デジタル伝送方式は、衛星によってケーブルテレビ会社および／または直接家庭の衛星テレビ受信機に放送される信号に特に有利である。デジタルテレビジョン送受信システムは、オーディオ産業においてコンパクトディスクがアナログレコードにほとんど取って代わったのとちょうど同じように、既存のアナログシステムに取って代わることが予想される。

【0004】デジタルテレビジョン方式では、かなりの量のデジタルデータを伝送しなければならない。高品位テレビ（HDTV）の場合には、特にそうである。デジタルテレビジョンシステムでは、契約者は、映像、音声、およびデータを契約者に提供する受信機／スクランブル解除装置を介して、デジタルデータストリームを受信する。利用可能な無線周波数スペクトルを最も効率的に利用するためには、伝送しなければならないデータの量を最小限にするために、デジタルテレビジョン信号を圧縮するのが有利である。

【0005】テレビジョン信号の映像部分は、全部がひとまとめになって動画像を提供する一連の映像「フレーム」から成る。デジタルテレビジョンシステムでは、映像フレームの各走査線が「画素」と呼ばれる一連のデジタルデータによって形成される。テレビジョン信号の各

映像フレームを形成するには、大量のデータが必要である。例えば、NTSC解像度で1つの映像フレームを形成するには、7.4メガビットのデータが必要となる。これは、640画素×480ラインのディスプレイで赤、緑、および青の3原色のそれぞれに8ビットの強度（輝度）値を使用する場合を想定したものである。高品位テレビで各映像フレームを形成するには、かなりもっと多くのデータが必要である。このデータ量を管理するために、特に高品位テレビの場合もそうだが、データを圧縮しなければならない。

【0006】ビデオ圧縮技術は、従来の通信チャネルによるデジタル映像信号の効率的な伝送を可能にする。このような技術は、映像信号の重要な情報をより効率的に表現するために、隣接画素間の相関関係を利用する圧縮アルゴリズムを使用する。最も強力な圧縮システムは、空間的相関を利用するだけではなく、データをさらに圧縮するために、隣接フレーム間でも同様の相関関係を利用することができる。このようなシステムでは、差分符号化を用いて、実際のフレームとその予測の間の差だけを伝送する。予測は、同じ映像シーケンスの前のフレームから導出された情報に基づいて行う。このようなシステムの例は、「デジタルテレビジョンの適応型動き補償（Adaptive Motion Compensation for Digital Television）」と題する米国特許第5,068,724号、および「動き補償後の順次映像イメージの再生方法および装置（Method and Apparatus for Refreshing Motion Compensated Sequential Video Images）」と題する米国特許第5,057,916号に記載されている。

【0007】映像信号の動き予測は、指定されたトラッキング範囲内で現在の輝度ブロックを前のフレームの輝度ブロックと比較することによって得られる。前フレームで現在のブロックに比較して総合絶対変化が最小限の輝度ブロックを選択する。選択されたブロックの位置を動きベクトルと呼び、現在のブロックの予測値を得るために使用される。符号化能率を高めるために、動きベクトルを差分符号化し、可変長符号器によって処理し、副情報として復号器へ送信することができる。予測値を必要に応じて平滑化するために、DPCMループに低域フィルタを含んでもよい。また、様々な種類のランダム雑音から符号化ビットストリームを保護するために、順方向誤り修正機構を使用することができる。

【0008】冗長情報を除去することによってデータ転送速度を圧縮するには、主に2種類の符号化方式がある。それは、「情報源符号化」と「エントロピー符号化」である。情報源符号化は情報源材料を処理し、損失の多い結果を生じる。したがって、情報源符号化を使用した場合、画像品質は低下する。情報源符号化技術を実現する際は、フレーム内符号化またはフレーム間符号化のいずれかを使用することができる。フレーム内符号化は、最初の画像およびシーン変化後の画像に使用する。

フレーム間符号化は、動きのあるオブジェクトを含む画像のシーケンスに使用する。エントロピー符号化は、信号の統計的特性を利用して圧縮を達成し、理論的には無損失である。

【0009】情報源符号化とエントロピー符号化の両方を使用する符号化アルゴリズムが、CCITT専門家グループによって提案されている。例えば、CCITTのテレビ電話の符号化に関する専門家グループ第15-4作業部会による「基準モデル8（RM8）の説明」（"Description of Reference Model 8 (RM8)", Doc. No. 525, CCITT SG XV Working Party XV-4, Specialist Group on Coding for Visual Telephony, June, 1989)を参照されたい。このCCITT方式では、動き予測付きハイブリッド変換/差分パルス符号変調（DPCM）を情報源符号化に使用している。DPCMは、フレーム内符号化には使用できない。エントロピー符号化の場合、1次元可変長符号化および2次元可変長符号化の両方が使用される。

【0010】CCITTシステムでは、マクロブロックとサブブロックに分割される入力データを変換係数に変換するために、N. アーメッド、T. ナタラジャン、およびK. R. ラオによって記述された離散コサイン変換（DCT）を利用する（"Discrete Cosine Transform", IEEE Trans. Computer, Vol. C-23, pp90-93, Jan. 1974）。DCT変換は、現在のフレームデータのブロックと予測フレーム（前のフレームの情報から得られる）の対応ブロックの間の差分に対して実行される。映像ブロックに動きが含まれていなかったり、予測値がぴったりであった場合には、DCTへの入力空白行列となる。ゆっくり動く画像の場合、DCTへの入力行列は、多くのゼロを含む。DCTの出力は、2次元周波数領域のエネルギーを表わす係数の行列である。一般に、エネルギーの大半は、低周波領域である行列の左上角部分に集中する。係数をジグザグに走査すると、得られるシーケンスは、特にシーケンスの終りの方は、長いゼロの列を含むようになる。この圧縮アルゴリズムの主な目的の1つは、ゼロを形成し、これらを一つに結束することによって能率的な符号化を達成することである。

【0011】能率を維持するために、量子化の前に係数シーケンスに可変しきい値をも適用する。これは、ゼロの列が検出されたときにDCTしきい値を高くすることによって達成される。DCT係数がしきい値以下であれば、それをゼロにする。

【0012】変換の後、一様量子化器を使用する。量子化器のステップサイズは、バッファの占有状態によって示される伝送速度によって調整することができる。伝送速度がその限界に達すると、ステップサイズが大きくなるので、符号化しなければならない情報が少なくなる。これが起きると、画像の品質が低下する。一方、画像の品質は、伝送速度がその限界より低いときにはステップ

サイズを小さくすることによって改善される。

【0013】符号化の能率をさらに向上するために、量子化したDCT係数のシーケンスに2次元可変長符号構成を使用する。任意のシーケンスで、ゼロでない係数

(振幅)の値を1つの次元として定義し、その非ゼロ係数の前にあるゼロの個数(ランレングス)をもう1つの次元として定義する。また、振幅とランレングスの組合せを「イベント」と定義する。

【0014】長さの短い符号は、より頻繁に発生するイベントに割り当てられる。反対に、あまり発生しないイベントには長い符号が割り当てられる。EOB(ブロックの終り)マークは、シーケンスに非ゼロ係数がもう残っていないことを示すのに使用される。

【0015】符号化係数値は、ブロック分類、量子化情報、および差分動きベクトル等の様々な副情報と共に多重化される。副情報の中には、可変長符号化されるものもある。結果として得られるビットストリームは、送信のためにバッファに転送される。

【0016】受信機では、符号器と逆の演算を実行し、変換係数を再生するために、可変長復号器が必要である。復号器の構造は一般に復号器よりずっと簡単であるが、従来の復号器は、受信した符号語を送信機でそれを導出するために使用された変換係数に戻すために必要な符号表を格納するために、かなりの量の記憶装置を必要とする。

【0017】可変長符号は、どの符号語も他の符号語の語頭(prefix)でないことを前提にしている。これが入力データストリームの一意の復号化可能性を保証する。圧縮は、他よりずっと頻繁に発生するイベントに最も短い符号語を割り当てるときに達成される。提案されたCCITTのビデオ符号化アルゴリズムでは、イベント振幅の次元が256、ランレングスの次元が64である。このようなシステムは、簡単な実現例でも16,000を越すエントリをもつ可変長符号表が必要である。しかし、エントリの99%以上は統計的に起こりそうにないので、これらは6ビットのエスケープ符号とそれに続く14ビットの固定長フィールドによって表現できる。固定長フィールドのうちの6ビットはランレングス用、8ビットは振幅用である。その結果、可変長符号表は128エントリを含むだけとなり、処理がずっと簡単になる。実際、このような可変長符号の符号化および復号化は、読み出し専用メモリ(ROM)に格納されたルックアップテーブルを用いて達成することができる。

【0018】このような構成の復号化は、復号化する前にまず可変長符号の長さを決定しなければならないために、幾分複雑になる。過去に可変長符号の復号化技術が幾つ化提案されている。例えば、「長さ指示語頭を有する可変長符号を復号化する方法および装置」と題するコックらの米国特許第3,701,111号、および「可変長符号を復号化するための高速プログラム可能IC」

と題するM. T. スン、K. M. ヤン、およびK. H. チョウの論文(Applications of Digital Image Processing XII, Andrew Tescher, Ed., Proc. SPIE Vol. 1153, Aug. 1989)を参照されたい。後者の論文は、超大規模集積回路による可変長復号器の実現に、バレルシフタとプログラム可能論理配列(PLA)または内容アドレス指定可能メモリ/ランダムアクセスメモリモジュール(CAM/RAM)を使用する並列技法を提案している。

10 【0019】

【発明が解決しようとする課題】先行技術で提案されている復号器は、実時間デジタル映像圧縮の高速性のために、これまではソフトウェアシミュレーションで、または大量の個別ハードウェア部品を用いてしか実現できなかった。実時間ビデオ速度で符号語を処理することのできる可変長復号器があれば便利である。また、そのような復号器を集積回路の形態で容易に実現することができれば、さらに便利である。その上に、そのような復号器の消費電力が少なければ、さらに便利である。そのような復号器は、低価格の高品位テレビ受信機などの消費者向け製品に特に役立つ。

【0020】本発明は、上述およびその他の長所を備えた可変長復号器を提供する。

【0021】

【課題を解決するための手段】本発明は、可変長符号語を復号化し、変換係数を再生する装置を提供する。符号語は、どの符号語も他の符号語の語頭ではないという性質をもつ。本発明の装置によって処理される第1カテゴリーの符号語は、nビット以下の長さをもつ。nビット

30 を越す長さの第2カテゴリーの符号語も処理される。

【0022】この装置は、nビットのアドレスポートと第1および第2の多数のアドレス指定可能な記憶場所とをもつ記憶手段を有する。第1の多数のアドレス指定可能な記憶場所には、様々な符号語の振幅、ランレングス(runlength)、および第1制御データが含まれる。第2の多数のアドレス指定可能な記憶場所には、第2カテゴリーの符号語の一部分のフィードバックデータおよび第2制御データが含まれる。また、第1カテゴリーの符号語をアドレスポートに入力して記憶場所をアドレス指定することによって、第1カテゴリーの符号語を復号化し、その振幅、ランレングス、および第1制御データを出力する手段を含む。さらに、第2カテゴリーの符号語の最初のnビット部分をアドレスポートに入力して記憶場所をアドレス指定することによって、第2カテゴリーの符号語を復号化し、そのフィードバックデータおよび第2制御データを出力する手段を含む。

【0023】第2カテゴリーの符号語のその後の部分は周期的に、第2制御データにตอบสนองして、フィードバックデータと共にアドレスポートに入力する。第2カテゴリーの符号語のその後の部分とフィードバックデータが

結合して、 $n$ ビット以下のアドレスを提供し、記憶場所をアドレス指定する。第2カテゴリーの符号語に少なくとも1つの追加部分が残っていれば、このアドレスに回答して、記憶手段は、次の入力サイクルで使用するためのフィードバックデータおよび第2制御データを出力する。また、第2カテゴリーの符号語に追加部分が残っていなければ、記憶手段は、その第2カテゴリーの符号語の振幅、ランレングス、および第1制御データを出力する。振幅、ランレングス、および第1制御データが得られない第2カテゴリーの符号語の各部分について、第2制御データに回答して、ラン係数を出力する手段を含む。

【0024】本発明の装置はさらに、連続クロックサイクルを確立するために、記憶手段ならびに第1および第2カテゴリー符号語復号化手段にクロック信号を提供するように結合したクロック手段から成る。各クロックサイクル中に、(i) 振幅、ランレングス、および振幅係数を生成するための第1制御データ、または(ii) フィードバックデータおよびラン係数を生成するための第2制御データ、の少なくとも一方が前記憶手段から出力される。ラン係数は、例えば、ランレングスで示される長さをもつゼロ係数のシーケンスに含まれるゼロを示すデータから成る。クロック手段を含むことにより、各クロックサイクルで可変長符号語から1つの係数を生成することが可能になる。

【0025】ここに示す実施例では、第2カテゴリー符号語復号化手段は、第2制御データに回答して、符号語をアドレスポート入力部に入力する代わりに、第2カテゴリー符号語のフィードバックデータを所定の複数のアドレスポート入力部に入力するためのマルチプレクサ手段から成る。残りの複数のアドレスポート入力部は、第2カテゴリー符号語の対応部分を受け取る。フィードバックデータは例えば $n/2$ のビット長をもつことができ、その場合、第2カテゴリー符号語の対応部分は、 $n/2$ 以下のビット長をもつことになる。

【0026】装置はさらに、振幅およびランレングスのデータが記憶手段に含まれない特殊符号語を検出する手段から成る。この検出手段に回答して、特殊符号語を復号する手段も含む。例えば、特殊符号語は、符号語に対応付けられたランレングスが無いことを示すために使用することができる。また、受け取ったデータが符号化されていないので、直接に再生することができないことを示す場合にも、使用することができる。

【0027】図示する実施例で可変長復号器に設置する記憶手段は、実質的に $2 \times 2^n$ に等しい記憶容量を有する。また、フィードバックデータのビット長を $n/2$ として、第2カテゴリーの符号語の後続部分はビット長を、その符号語に残っている未処理のビット数 $n/2$ のどちらか小さい方とすることができる。

【0028】記憶手段は、第1ルックアップテーブルお

よび第2ルックアップテーブルとして構成することができる。第1ルックアップテーブルは、第1カテゴリーの符号語に対応する第1の多数のアドレス指定可能な記憶場所、および第2カテゴリーの符号語の最初の $n$ ビットに対応する第2の多数のアドレス指定可能な記憶場所を含む。第2ルックアップテーブルは、第2カテゴリーの符号語に対応する第1の複数のアドレス指定可能な記憶場所、および第2カテゴリーの符号語の後続部分に対応する第2の複数のアドレス指定可能な記憶場所を含む。記憶手段は、 $n$ ビットのアドレスポートでデータを第1ルックアップテーブルまたは第2ルックアップテーブルのいずれかに選択的に結合する制御ビットを入力する追加アドレスポートを有することができる。好適実施例では、第1ルックアップテーブルおよび第2ルックアップテーブルがそれぞれ、実質的に $2^n$ 語の記憶容量をもつ。

【0029】本発明の装置は、符号語を受け取るための入力部をもつバレルシフタを含むことができる。バレルシフタは、第1および第2制御データに含まれるシフト長情報に回答して、 $n$ ビットアドレスポートに符号語およびその一部分を出力する。シフト長情報は、1つの符号語の復号化が完了したかどうかを示す。シフト長に回答して、新しい符号語の復号化を開始する手段も含むことができる。

【0030】図示する実施例では、符号語は、離散コサイン変換係数から導出されるハフマン符号語である。

【0031】本発明は、可変長符号語を復号化する際に使用するフィードバック記憶装置も提供する。第1ルックアップテーブルは、長さが $n$ ビット以下の第1符号語、および長さが $n$ ビットを超える第2符号語の最初の $n$ ビットまでの部分によって、アドレス指定することができる。第2ルックアップテーブルは、 $p$ ビットのフィードバックデータおよび第2符号語の $m$ ビット以下の部分によって、アドレス指定することができる。ただし、 $p+m \leq n$ であり、 $m$ ビット以下の部分は第2符号語の最初の $n$ ビットの後に続く部分である。第1ルックアップテーブルは、第1符号語の振幅およびランレングスのデータを含むと共に、第2符号語の最初の $n$ ビット以下の部分のフィードバックデータをも含む。第2ルックアップテーブルは、第2符号語の最後の $m$ ビット以下の部分の振幅およびランレングスのデータを含むと共に、第2符号語の最初の部分と最後の部分の間に位置する任意の $m$ ビット部分のフィードバックデータをも含む。記憶装置はさらに、符号語およびフィードバックデータを入力するための $n$ ビットのアドレスポートから成る。また、第1ルックアップテーブルまたは第2ルックアップテーブルをアドレス指定するために、アドレスポートを選択的に結合する手段を含む。

【0032】本発明はさらに、ランレングスがゼロ（つまり非ゼロ振幅のみ）のイベントを表わす符号語を含



む、複数の連続可変長符号語を復号化する方法を提供する。 $n$ ビットまでの長さの第1符号語は、1回のクロックサイクルで復号化される。 $n$ ビットより長い第2符号語は、 $P$ 回(複数)のクロックサイクルで復号化される。第2符号語は、少なくとも $P-1$ のランレングスを有するイベントを表わす。ランレングスを含まない第3符号語には、特殊エスケープ符号の語頭が含まれる。第3符号語は、特殊エスケープ符号の語頭の検出にตอบสนองして、1回のクロックサイクルで復号化される。好適実施例では、第1および第2符号語は、ルックアップテーブルを用いて復号化され、対応する振幅およびランレングスのデータを提供する。第3符号語は、前記ルックアップテーブルを参照することなく、振幅データを直接出力することによって復号化される。

#### 【0033】

【実施例】本発明は、可変長符号語を復号化する装置を提供する。本発明をハフマン符号語の復号化に関連して説明するが、当業者は、ここに説明し請求の範囲に記載する本発明を他の種類の可変長符号語の復号器に幅広く適用できることを理解されよう。

【0034】量子化技術は、変換係数の振幅を減少することによって画像の圧縮可能性を向上する。その結果を利用するには、可変数のビットこれらの係数に割り当てるアルゴリズムが必要である。可変長符号語アルゴリズムは、統計的符号化技法から構成することができる。これは、量子化プロセスとは異なり情報を保存する技法であり、画像を劣化することはない。

【0035】全ての可能なイベントの確率が予め分かれば、ハフマン符号化は、理論的エントロピー限界に達することのできる最適な統計的符号化法である。符号器はそうした確率分布を生成し、それを任意のフレームの送信前に復号器に送信することができる。その後、この表は、比較的短い符号語を最高出現確率のイベントに割り当てるハフマン符号を導出するのに使用される。復号器は同一符号表を維持し、各符号語を実際のイベントと照合することができる。本発明に関連して説明する実施例では、ハードウェアの実現を簡単にするために、固定ハフマン表を用いる。ハフマン表は、幅広い処理ビデオ情報に基づいて生成された。

【0036】ここで説明する本発明の実施例は、64個の係数のシーケンスに直列化した $8 \times 8$ ブロックのDCT係数を使用し、振幅/ランレングス符号化されたハフマン符号化を使用する。64個の係数のシーケンスを走査し、係数が非ゼロ振幅に遭遇するたびにイベントが出現するように定義する。次に、符号語を、その係数の振幅およびそれに先行するゼロの個数を示すイベントに割り当てる。先行ゼロの個数を「ランレングス」という。図8は2次元の振幅/ランレングス配列を示しており、ここで任意の振幅140(最高16)およびランレングス130(最高15)をもつ各符号語のビット長が識別

される。図8は、符号語にビット数を示す。振幅は、絶対値でのみ与えられる。各符号語に含めなければならない正負符号ビットは、符号語長には追加されていない。

【0037】係数振幅が16を越えるか、ゼロのランレングスが15を越える場合には、特殊符号語を用いて、その後のビットを解釈するのに符号表を使用しないように復号器に指示する。代わりに、ランレングスは符号化されないまま送信される。係数振幅も符号化されずに送信され、ビット数は先に述べた量子化プロセスによって決定される。さらに、図8に示す2次元符号表を使用して符号化できる場合でも、振幅とランレングスを直接符号化の方が、能率が高くなる場合がある。符号器はそのような場合を検出し、送信する符号語の長さを短縮するために必要ならば直接符号化に切り替える。直接符号化された符号語は、復号器ではエスケープ符号語頭によって特殊符号語として識別される。これらの特殊符号語は、符号表を参照することなく、直接復号化される。

【0038】特殊符号語は、ブロックの終りを示すためにも割り当てられている。これは必ず、DCT係数のブロックの最後の非ゼロ係数の後に挿入される。また、DCT係数は、スーパーブロック内で差分符号化された後でハフマン符号化される。スーパーブロックは、横方向に4つの輝度ブロック×縦方向に2つの輝度ブロックのビデオ画像領域と定義され、その画像領域から導出されるUおよびVにそれぞれ1つのクロミナンスブロックが対応付けられる。各々の輝度ブロックおよびクロミナンスブロックは、横8画素×縦8画素から成る画像領域である。例えば、「DigiCipher-全デジタル式チャンネル互換性HDTV放送システム」と題するW. バイクの論文(IEEE Transactions of Broadcasting, Vol. 36, No. 4, December 1990)を参照されたい。この論文を引用によってここに組み込む。この方式は、マクロブロック(つまり、横方向に8個のスーパーブロックから成る画像領域)内のDCT係数の高い相関関係を利用して、圧縮能率をさらに高める。

【0039】符号化プロセスの能率は、DCT係数を走査する順序によって大きく左右される。振幅の高いところから低いところへ順番に走査することにより、係数ゼロが続くランの個数を一般に、ブロックの終りの長い1回に減らすことができる。したがって、係数は最初にDCT係数から下降しながらジグザグ走査される。先に述べたように、ブロックの終りの長いランは、ブロックの終り符号語によって能率的に表わされる。

【0040】本発明では、ハフマン符号語を4つのタイプに区分する。第1のタイプは、1-16のDCT係数振幅および0-15のランレングスをもち、22以下の符号語長をもつ符号語である。第2のタイプの符号語は、1-64のランレングスと17-256の範囲のDCT振幅をもつものである。これらは図8の行列の範囲外でも範囲内でもよいが、符号語長は23以上である。

第3のタイプのハフマン符号語は、ランレングスがゼロである以外は、第2のタイプと同じカテゴリーに入る。第4のタイプのハフマン符号語は、ブロックの終り符号語である。

【0041】図に示す特定の実施例におけるハフマン復号器は、14.6MHzクロックの1サイクル68ナノ秒間に15ビットの符号語1つを処理するように設計されている。ランレングスがゼロの第1タイプのハフマン符号語は、図8の第1列134から分かるように、全て10ビット以下である。本発明は、これらの符号語および10ビット以下のその他の符号語を中断することなく処理することができる。ハフマン符号語が10ビットより長い場合、本発明の装置は、そうした符号語が少なくとも2つ以上のDCT係数を表現するように要求することによって、一定の係数の流れを中断することなく維持する。ゼロ値の係数が先行せず、先に定義した最初のタイプの符号語のDCT振幅の範囲内に当てはまらないDCT係数は、15ビットの最大符号長をもつ。これらは、本発明によって1クロックサイクル68ナノ秒間に復号化することもできる、ゼロランレングスの特殊符号語である。

【0042】本発明によるハフマン復号器の簡略ブロック図を、図1に示す。ハフマン復号器10は、映像先入れ先出し(FIFO)レジスタ12から符号語を受け取る。映像FIFOレジスタは、符号語を8ビット符号語バスでハフマン復号器10に出力する。ハフマン復号器は、34ナノ秒のレートでデータを1度に8ビットずつクロッキングすることによって、68ナノ秒間に15ビットの符号語を処理することができる。この“2×”クロックにより、符号語が要求される処理速度で得られ、しかもハフマン復号器への8ビットバスインタフェースで、処理前に符号語を格納するために使用される符号語インタフェースランダムアクセスメモリ(RAM)のコストを節減することができる。29.3MHzで作動する2×クロックは、14.6MHzクロックに同期化され、符号語RAMのコストを約50%節減することができる。14.6MHzクロック("DATA\_CLK")および29.3MHzクロック("DATA\_2X\_CLK")は、従来のクロック回路14から出力される。

【0043】ハフマン復号器で生じた誤りが無制限に伝播しないことを保証するために、復号器は同期化回路16によって各マクロブロックごとにリセットされる。マクロブロックリセット信号("MB\_RESET")は、処理中の映像信号の水平帰線消去期間中にハフマン復号器が作動しないときに、同期化回路によって与えられる。これにより、同期化回路は、順次アクセスメモリポートを次のマクロブロックの最初の語にリセットし、量子化レベルおよびPCMモードデータブロックに関する情報を提供することができる。PCMモードデータブロックは、差分符号化されないデータブロック(つまり、動き補償

が選択されないもの)である。静的アクセスメモリポートが使用可能状態になると、MB\_RESET信号が出力され、データが映像FIFOレジスタ12から読出し可能な状態になったことをハフマン復号器に知らせる。同期化回路16は、復号器がその内部レジスタをいったん空にし充填するのに必要な時間だけ、ハフマン復号器を使用可能状態にするのを遅らせなければならない。この時間経過後に、同期化回路はハフマン復号器を作動可能状態にし、逆変換回路18による逆DCT変換処理(IDCT)のために、その出力ポートに有効なデータを出力させることができる。スーパーブロックの通常処理中に、ハフマン復号器10は、次のスーパーブロックの量子化情報およびPCMモード情報を含むデータをヘッダより受け取る。マクロブロックが終了すると、同期化回路16はハフマン復号器を作動不能にし、マクロブロック同期化プロセスを再始動する。各ブロックの最初の係数のときに、ハフマン復号器からのIDCT同期信号が逆変換回路18に出力される。

【0044】ハフマン復号器で誤りが検出されると、同期化回路16にハフマン誤り検出信号("HUFF\_ERR")が出力される。また、ライン同期信号("LINE\_SYNC")が同期化回路16からハフマン復号器へ出力され、ヘッダ情報および14.6MHzクロックと同期化される。この信号は、ヘッダの最初のビットを読出し可能な状態になったことをハフマン復号器に知らせるために使用される。

【0045】ハフマン復号器10の目的は、符号器から受信した可変長符号語を、映像データへの変換に必要なDCT係数に変換することである。図2は、ハフマン復号器のより詳細なブロック図である。図1に関連して述べたように、ハフマン復号器は、映像データに変換すべきハフマン符号語を映像FIFOレジスタ12(例えばVRAM)から入力する。符号語は、入力バレルシフタおよびバッファ20(図2)に入力される。これについては、以下で図3に関連して詳述する。入力バレルシフタの機能は、映像FIFOレジスタから可変長データを受け取り、それを復号器ROM22のアドレスポートに送り出すことである。ROMは、符号語の変換に必要な全ての情報を含んでいる。データは必ずしもROMから検索されるだけでなく、データストリームから直接抽出されることもある。

【0046】ROMから読み出される現在の状態およびデータに左右されるデータの選択は、主制御状態機械36によって制御される。大半の符号語の場合、データは入力バレルシフタ20によって提供された語から1クロックサイクルで復号化された後で、データマルチプレクサ24からラッチされる。符号語が復号化されている期間中に、前回のクロックサイクルでラッチされたデータが逆量子化バレルシフタ28を通過し、従来の変換回路30によって符号絶対値から2の補数への変換が実行さ

れる。逆量子化バレルシフト28は、データをそれが符号化される前の等価絶対値に逆正規化するために用いられる。逆正規化の後、データは符号絶対値から2の補数に変換される。その結果、回路30から得られる2の補数データは3対1の出力マルチプレクサ32に入力され、ここで状態機械36によって制御され、ランレングスゼロのデータか、回路30から受け取った正則ハフマンデータか、あるいは逆量子化の前にバッファ26から受け取ったPCMデータのいずれかを出力する。適切な出力データはバッファ34に格納され、図1に示す逆DCT回路18に出力される。

【0047】図3は、図2のハフマン復号器に使用される入力バレルシフト20のブロック図である。8ビット符号語データが、映像FIFOレジスタ12から「先取り」回路40を介して入力される。先取り回路は、比較的遅い映像FIFOから取り出された符号語データを格納し、符号語クロック(CW\_CLK)の受取後ただちにバレルシフトに供給できるようにする。入力バレルシフトの機能は、映像FIFOレジスタから可変長符号語を受取、状態機械で処理できるように整えられた形式で符号語を出力することである。状態機械による処理を開始する前に、まず、バレルシフトのパイプラインを充填しなければならない。バレルシフトは、40ビット入力ラッチ42に40ビットのデータを取り込み、40×16ビットのバレルシフト44を用いて16ビットのデータを選択する。バレルシフト44は、1度に16ビットを状態機械処理およびROMルックアップ回路46に出力する。バレルシフトは、1回のクロックサイクルで1ビットないし40ビットの位置を桁移動(シフト)することができる。

【0048】バレルシフトは、主に2つの機能のためにデータを提供する。第1の機能は、符号語または符号語の一部分の振幅、ランレングス、および第1制御データ、またはフィードバックおよび第2制御データを出力するために、データを送り出してROM22(図2)をアドレス指定することである。ROM22は、状態機械36と共に(図3では総称して状態機械処理およびROMルックアップ46という)、次のハフマン復号器の機能を決定し、シフト長をバレルシフトに返す。

【0049】バレルシフトの第2の機能は、データを直接処理のために送り出すことである。特殊エスケープ符号語頭によって識別されたデータや、PCMデータの場合、バレルシフトからのデータは直接分離され、たとえそれがROMから与えられたデータでなくてもそうであるかのように処理される。図4に示す1つのそうしたエスケープ符号語頭60は、図8の行列が予測されたビット数より大きくなる全てのイベントや、図8の振幅/ランレングス行列の範囲外の符号語に使用される。図に示す実施例では、エスケープ符号語頭60は、長さが22ビットを越える全ての図8のエントリに使用している

が、当業者は特定の実現例で、22ビットより大きい限界でも小さい限界でも利用できることを理解されよう。

【0050】図5に示すエスケープ符号語頭70は、ランレングスが無い場合、つまり符号語データが連続非ゼロ振幅を示す場合に使用する。そのような場合、ROM22は符号語に関するデータを含まない。ランレングスが無い場合に特殊エスケープ符号語頭を使用することにより、10ビットより大きい符号語が存在する場合でもシステムを遅滞させることなく、連続「振幅のみ」の符号語を1サイクル当たり1符号語の率で処理することができる。このようなエスケープ符号語頭を使用しなければ、余分の処理サイクル中にランレングスに対応するゼロを出力に利用することができないので、ROM22で1サイクルで処理できない符号語を、システムのスループット要件を満たしながら処理することはできない。

【0051】状態機械処理およびROMルックアップ回路46からのシフト長は、入力端子58を介してバレルシフトに入力される。シフト長は、加算器54に渡される前に、4ビットラッチ52にラッチされる。加算器54への他の入力、ラッチ50からの6ビット語から成り、これは加算器54の出力からフィードバックされる。端子56に入力されるイネーブル信号は、ラッチ50および52を作動可能状態にする。このイネーブル信号は、ハフマン復号器の動作のタイミングを与える単なる14.6MHzのデータクロックとすることができる。

【0052】68ナノ秒の1クロックサイクルに等しい時間内に16ビットのデータを処理するために、DATA\_2XCLK(29.3MHz)が端子59に入力され、入力ラッチ制御回路48をタイミング制御する。入力ラッチ制御回路は、映像FIFOレジスタから符号語を取り出すのに使用されるCW\_CLK信号を生成し、また先出し回路40から40ビット入力ラッチ42に出力されるデータのタイミングを制御する。これを達成するために、入力ラッチ制御回路48は、5回のトリガを用いて先出し回路から1度に8ビットずつ桁移動し、ラッチ42に合計で40ビットを充填する。

【0053】状態機械から入力バレルシフトに送られるシフト長は、1-15ビットの範囲である。16ビット(最大許容語長)の符号語長は4ビット語で符号化できないので、加算器54は常に1ビット余計にシフトを追加する。また、通常のハフマン処理中は、符号語の後に必ず1符号ビットが続く。したがって、ハフマン符号語の長さはROM22に格納され、バレルシフトを用いて、符号ビットの後で増分される。符号ビットは、ラッチされた振幅の符号絶対値から2の補数への変換のために保存される。図2に示すように、保存された符号ビットは、ライン31を介して変換器30に入力される。

【0054】本発明では、入力バレルシフトモジュール

で符号語またはその一部分を1クロックサイクルに1回ずつ処理することが重要である。これにより、復号器が連続する各クロックサイクル中に少なくとも1つの振幅データ、ランレングスデータ、およびラン係数（例えばゼロ）を出力でき、それによって各クロックサイクルで可変長符号語から1つの係数が得られることが保証される。正規演算中に1回のクロックサイクル動作ごとに1つの係数を得るために必要な論理経路は、事前に充填されたROMを前提として、次のように表わすことができる。

【0055】Lat 6 + Adder + Barrel Shifter + Lookup + ROM + Muxselectlogic + Slllogic < 68 ns  
ここでMuxselectlogic（マルチプレクサ選択論理）とは、状態機械36で出力マルチプレクサ32を制御する部分を指し、Slllogic（SL論理）とは、状態機械論理でROM22またはエスケープ符号から決定されるシフト長を出力する部分を指す。"Lat 6"はラッチ50、"Adder"は加算器54、"Barrel Shifter"はバレルシフタ44、"Lookup + ROM"はROM22からのデータルックアップを処理するために要する時間である。68 nsという時間要件は、14.6 MHzクロックの期間によって設定された。

【0056】本発明による復号器の重要な構成部品は、ルックアップROM22である。ROMサブシステムは、図6により詳細に示す。ROMの主機能は、ハフマン符号語の復号化である。ROMは、特殊エスケープ符号語頭に含まれる以外の符号語を復号化するために必要な全ての情報を含んでいる。ROMの記憶場所に送られるデータは、図8に示すランレングス／振幅行列から導出される。先に述べたように、この行列は映像の統計的に選択された部分から生成される。この行列は、ハフマン符号語のランレングスと振幅および選択された映像部分における発現頻度に関連して、各ハフマン符号語に割り当てられたビット数を示す。ROM22は、図8の行列に指定された長さをもつハフマン符号語を復号化するように設計する。特に、図8に示すように10ビット以下の長さのハフマン符号語は、ハフマン復号器を1回通過することによって復号化される。10ビットを越え12ビット未満のビット長の符号語は、復号器を複数回通過することによって復号化される。このような場合には、ROM22から出力されたデータがその後のサイクルでROMをアドレス指定するためにフィードバックされ、1つの符号語が完全に復号化されるまでこれが繰り返される。

【0057】ROMエントリの実際の作成は簡単なプロセスであり、ROMが復号化できる符号語の特定の集合を選択することと、次に、選択された符号語に関連するデータを、選択された符号語のビットに対応するアドレスを有するROM記憶場所に入力することを含む。10ビット以下の符号語の場合、符号語に対応するROMデ

ータは振幅、ランレングス、および対応付けられた制御（例えばシフト長）データである。10ビットより長い符号語の場合、ROMデータは、ROMの最後の通過を除く全ての通過に使用されるフィードバックデータおよび対応付けられた制御データから成る。フィードバックデータは、符号語の後続部分と一緒に使用して、次のフィードバックサイクルで別のROM場所を指定するとき使用するデータを格納するROM場所をアドレス指定するか、またはそれ以上フィードバックサイクルが必要なくなったときは、符号語の実際の振幅および残りのランレングスデータを格納するROM場所をアドレス指定する。当業者は、選択された符号語の必要な振幅、ランレングス、フィードバックデータ、および制御データをもつROMの実際のプログラミングは、比較的簡単なコンピュータプログラムを用いて達成できることを理解されるであろう。10ビット以下の符号語の場合、プログラムは、その符号語の実際の振幅、ランレングス、および制御データを出力するだけである。10ビットより長い符号語の場合、プログラムは符号語を分析し、それを10ビット以下の連続する部分に分解し、符号語の最後の部分を除く全ての部分についてフィードバックデータおよび制御データを生成する。符号語の最後の部分については、プログラムはその符号語の実際の振幅、残りのランレングス、および最終制御データを生成する。

【0058】10ビットより長い符号語は、1以上のランレングスをもつイベントから始めなければならないということが重要である。その理由は、各クロックサイクルで1つの係数をハフマン符号器の出力部に生成しなければならないからである。符号語がゼロのランレングスをもつイベントに対応付けられる場合、それは1回のクロックサイクルで符号化しなければならない。符号語が1以上のランレングスに対応付けられる場合、最初の処理サイクル中にゼロを出力に送ることができ、符号語の残りは、さらに次の処理サイクルで処理することができる。

【0059】ハフマン復号器は、11ビット符号語を1回のクロックサイクルで処理するために特殊ハードウェアを含むことができる。これを達成するには、11アドレスビットのROMを使用しなければならない。そうしたROMのサイズは2048語となる。特殊11ビット語はROM内で、11ビットのハフマン符号語の各対に対し最上位10ビット（MSB）によるフラグを立てられる。11ビット符号語の各対は、同一の10ビット語頭をもつので、状態機械および制御論理はこれらの特殊符号語を能率的に復号化することができる。これらの語に対し、ROMは11のシフト長を含み、状態機械によって特殊処理が実行される。

【0060】符号語が特殊11ビット符号語の1つではなく、10ビットより長い場合、それが16ビット未満であって、1以上のランレングスに対応付けられるとき

10

20

30

40

50

は、2回のROM参照で処理することができる。符号語は、2回目の参照処理中にゼロの振幅をラッチすることによって、データストリームを中断することなく処理することができる。符号語が15ビットより長い場合には、それに対応付けられる少なくとも2のランレングスをもたなければならない。2のランレングスにより、20ビットまでの符号語の操作が可能になる。16ビットから20ビットまでの符号語は、ROMテーブルを3回参照することで処理できる。3回目の参照により、16ビットから20ビットの範囲の長さの符号語の探索は終了する。このプロセスは、21ビットおよび22ビットの長さの符号語の場合も同様である。これらの符号語は4回参照を行い、対応付けられる少なくとも3回のゼロのランレングスをもたなければならない。全ての複数回参照語では、ROMのシフト長フィールドは、シフト情報、無効な符号語を指定する符号、または符号語を終了するためにはさらに参照する必要があることを示す所定の値(例えば15)だけを含む。図示する実施例では、ビット長が22ビットを越える場合には、図4に示すエスケープ符号語頭60を使用する。これは、エスケープ符号語の最大長(つまり、それに付加されたエスケープ符号語頭)が23ビットであるためである。

【0061】ROM22は、最初の1024データ語を最初の参照に使用するように区分される。次の1024データ語は、後続参照に使用される。これを図6に、第1ルックアップテーブル80と第2ルックアップテーブル82として示す。図6の実施例では、出力ビット0-3は振幅データ(RAD)に使用され、出力ビット4-7はランレングスデータ(RRL)に使用され、出力ビット8-11はシフト長および状態機械データ(RSL)に使用される。各符号語の最初の参照では、データバス86によりバレルシフタから受け取った符号語の10ビットを用いて、10ビットアドレスポート84でROM22を直接アドレス指定する。後述するように、追加ビットを受け入れるために、補助アドレスポート84aを含む。符号語が10ビットより長く、特殊11ビット語ではない場合には、バレルシフタからさらに入力される新しい5ビットとROMからフィードバックされた5ビットを結合して、端子90に入力するための新しいアドレスが形成される。6番目の追加ビットを「連続」ビットといい、これは端子92に入力される。これらの6ビットは、振幅データフィールド(データビット0-3)およびランレングスフィールド(データビット4および5)のものである。ビット0-4は、第1クロックでこれらをラッチし、次のクロック中にマルチプレクサ88を用いてこれら多重化してROMのアドレスを指定することによって、フィードバックされる。ビット0は、ROMアドレスポートのビット5にフィードバックされ、ビット1はアドレスポートのビット6にフィードバックされる。以下同様である。第6ビットの処理も同

様の方法で行われる。

【0062】先に述べたように、フィードバックビットは、端子90を介してマルチプレクサ88に入力される。マルチプレクサ88の動作は次のように行われる。各符号語の第1クロックサイクル中に、バレルシフタから入力される符号語の実際の10ビットがアドレスポート84に入力される。その後の符号語処理サイクルでは、マルチプレクサ88は、バレルシフタからの符号語データではなく、端子90からのフィードバックデータをアドレスポート入力部5-9に結合する。これらの後続処理サイクル中、バレルシフタからの新しい符号語データは、アドレスポート入力部0-4だけに入力される。

【0063】データの伝送は、全てのPCMデータが最上位ビット(MSB)から先に送信されるように実行される。符号語の伝送は、ハフマン符号語が最上位ビット(MSB)から先に送信され、その後に符号語の残りが続き、最後に符号ビットで終了するように実行される。ROM22で処理される10ビットより長い符号語の場合、ROMを複数回参照する必要があるが、ROMの出力部から(あるいは別の実施例では状態機械から)の連続ビットは、入力端子92を介してマルチプレクサ88に入力される。連続ビットはマルチプレクサを作動させ、実際の符号語データの代わりにフィードバックデータをROMのアドレスポートに結合する。連続ビットはまた、ROMのアドレスポート84aにも入力され、ROMに符号語の初回の参照の後の全ての参照時に第1ルックアップテーブルではなく、第2ルックアップテーブルで作業するように指示する。

【0064】ROMのシフト長フィールドは常に、対応付けられた符号ビットを除くハフマン符号語の長さを含む。処理する符号語がブロックの終り(EOB)の語である場合、シフト長に“0”の値が挿入される。これは、状態機械にEOBを処理するように通知する。このシフト長は、状態機械にEOB状態を通知するために使用されるので、EOB符号語長を予め知っておかなければならない。図示する実施例のEOB符号語の長さは3ビットである。

【0065】処理する符号語が、図4に示すエスケープ符号語頭60を含むものである場合には、ROMのシフト長フィールド(RSL)から所定の値(例えば12)が検出される。これは、状態機械にエスケープ符号1(ESC-1)の符号語を処理するように通知する。このシフト長は状態機械にESC-1の状態を通知するために使用されるので、ESC-1符号語のエスケープ符号語頭の長さを予め知っておかなければならない。図示する実施例のエスケープ符号語頭の長さは8ビットである。

【0066】処理する符号語が、図5に示すエスケープ符号語頭70を含むものである場合、ROMのシフト長

フィールド(RSL)から所定の値(例えば13)が検出される。これは、状態機械にエスケープ符号2(ESC-2)の符号語を処理するように通知する。図示する実施例では、ESC-2符号語のエスケープ符号語頭の長さは6ビットである。

【0067】処理する符号語が特殊11ビット符号語の1つである場合、ROMのシフト長フィールドから所定の値(例えば11)が検出される。これは、状態機械に特殊11ビット符号語を処理するように通知する。特殊11ビット符号語のランレングスは予めゼロであることが分かっていて、11ビット語の最下位ビット(LSB)が何であるかによって、別の振幅をランレングスフィールドに挿入し、マルチプレクサによって選択することができる。

【0068】現在の処理サイクルで終了しない語のシフト長フィールドも、所定の値(例えば15)に設定される。ROMのシフト長フィールドが別の所定の値に等しければ(例えば14)、誤って処理されるおそれのあるその他の全ての語が検出される。これは、状態機械に無効の符号語がアクセスされたことを知らせる。

【0069】主制御状態機械36は、ハフマン復号器が取る動作を制御する。状態機械をさらに詳しく示すブロック図を図7に図示する。状態機械の主要構成部品は、主制御モジュール110、画素カウンタ106、ブロックカウンタ108、ヘッダ状態機械102、量子化論理(QLOGIC)プロセッサ104、および一般に符号122で示す状態機械出力制御論理である。

【0070】主制御モジュール110の機能は、状態機械の例示状態の現在の状態を維持し、次のどの状態になるかを決定することである。制御論理は、状態機械の現在の状態、ROMおよびカウンタから読み出されたデータ、同期化回路16(図1)および入力パレルシフタから供給されるデータに基づいて決定される。同期化回路からの全ての入力は14、6MHzクロックの立下りエッジでラッチされる。状態は、主制御モジュール110から出力される制御信号によってトリガされる。ROM22の出力、または入力データの状態(つまり、それがPCMかDPCMかということ)によって、主制御モジュール内の状態機械は、進むべき次の状態を決定する。主制御状態機械の次の状態は、現在の状態、カウンタから読み出されるデータ、ROM22から読み出されるデータ、およびパレルシフタ出力ポート100から受け取る入力パレルシフタからのデータに基づいて決定される。主制御モジュール110は、マクロブロックのリセットにより全てのカウンタを確実にリセットする。これはまた、画素カウンタ106を駆動するクロックを提供する。主制御モジュールはさらに、ハフマン符号語およびエスケープ符号語に対応付けられたランレングスを処理し、ランレングスカウンタの第6ビットを提供し、ハフマン復号器の出力論理部の大半を制御する。

【0071】ESC-1符号語は、2回のクロックサイクルで処理される。最初のクロックサイクルでは、状態機械はESC-1符号語のエスケープ符号語頭を認識するだけであり、パレルシフタの8ビットをダンプする。また、この最初のクロックサイクル中に、出力のためのパイプラインにゼロラン係数がラッチされる。これは、各クロックサイクルで中断なく必ず係数を生成しなければならないという要件があるためである。この要件は、ESC-1符号語に対応付けられたゼロ振幅係数が必ずあるという事実によって満たされる。2回目のクロックサイクルの処理には、符号語の振幅およびランレングスのフィールドの抽出が含まれる。当業者は、ESC-1符号語の6ビットフィールドに挿入されたランレングスがゼロの個数が、復号器によるESC-1符号語の処理により自動的に1つのゼロ係数(ラン係数)が送り出されるので、実際より1少なくしなければならないことを理解されよう。

【0072】図7に示すヘッダ状態機械102は、入力直列データからヘッダデータを読み出す状態機械である。ブロックの処理を開始する前に、各スーパーブロックのヘッダ情報を伝送するために、同期化回路16(図1)が必要である。したがって、各スーパーブロックの直列ヘッダ情報が、前のスーパーブロックの処理中に出力される。これにより、ヘッダデータが実際に必要になる前に入力されることが保証され、ハフマン復号器は使用可能状態になったときに、入力データを連続処理することができる。復号器はスーパーブロックの境界を内部的に追跡して、ヘッダ情報の次のバケットをいつ使用し始めるかを知る。

【0073】量子化レベルプロセッサ104は、復号化されたデータの逆正規化を行う。これは、量子化レベルパレルシフタ28(図2)に送られるシフト量を生成する。シフト長は、ヘッダ状態機械に格納された量子化レベルと、処理される画素の位置の関数として生成される。画素位置は、画素カウンタ106によって生成される。ESC-1符号語の振幅の場合、画素位置は、画素カウンタの現在値にESC-1符号語のランレングスフィールドを加算することによって生成される。

【0074】画素カウンタは2つの主要な機能をもつ。第1に、8×8ブロックでどの画素が処理されているかを追跡する。この情報は、逆正規化を可能にするために、量子化レベルプロセッサ104によって要求される。第2に、画素カウンタはIDCT回路18を8×8ブロックの最初の係数と同期化するために使用される。

【0075】ブロックカウンタ108は、次のスーパーブロックの処理に使用するためにヘッダ状態機械に格納される新しい量子化レベル(QLEVEL)情報およびPCMブロック情報をラッチするのに用いられる。これはまた、現在のブロックおよびヘッダ状態機械に格納されたPCMブロックの状態語によって、パレルシフタからP



CMデータを選択するのに使用される。

【0076】状態機械出力制御論理122は、入力パレルシフタからの復号化された係数のデータ経路、およびハフマン復号器のROM部を制御する。これはまた、主制御モジュールの状態決定を制御するのに使用される。状態機械出力制御論理は、ルックアップ論理112、シフト長論理114、量子化レベル遅延論理116、マルチプレクサ選択論理118、および誤り論理120を含む。これらの構成部品は、図2に示すハフマン復号器の出力論理38の対応する構成部品を制御する。

【0077】誤り論理120は、発生する可能性のある様々な誤りを検出する。ハフマン復号器は大量の圧縮情報を処理し、それを拡張して非圧縮状態に戻す。したがって、誤り検出はシステムの完全性を維持するために不可欠である。誤り検出は、量子化レベルパレルシフタから生成される誤りを、状態機械に内部的に出力される条件と結合することによって、状態機械出力制御論理で生成される。誤りを検出すると、誤り論理120がHUFF\_ERR信号を出力し、映像は、その誤りが発生したマクロブロックが完了するまで、誤りを含むスーパーブロックのデータを保持する。同期化回路16（図1）は、各マクロブロックごとにMB\_RESET信号を出力することによってハフマン復号器を各マクロブロックごとに再始動し、誤りがこの境界を越えて伝播しないように保証する。

【0078】状態機械からパレルシフタに送られるシフト長は、QLプロセッサ104から生成される現在のQLEVELとROMシフト長の関数として計算される。処理中の現在の符号語が、図8の行列の正則ハフマン符号語である場合は、ROMシフト長は直接パレルシフタに送られる。符号語が複数参照語の場合（つまり、10ビットより長く、特殊11ビット符号語ではない場合）、図示の実施例では4のシフト長がパレルシフタに送られる。パレルシフタは4の値に1を加算するように設計されているので、合計5ビットがシフトされる。この符号語は、ROMのシフト長フィールドに15のシフト長を含むことによって、複数回参照符号語として識別される。符号語が追加参照を必要とする限り、15という値がROMシフト長フィールドから読み出され続ける。ROMのシフト長フィールドから15でない値が読み出されると、符号語は終了したとみなされる。複数回参照符号語が終了すると、パレルシフタに送られるシフト長は、ROMシフト長フィールドから読み出されたシフト長に、その符号語の最初に参照した元の10ビットを考慮した5の値を加算した値となる。

【0079】ROM22のために生成されるアドレスは、ROM出力データとパレルシフタの出力の関数である。本発明では、ROM22に必要な記憶容量は $2 \times 2^n$ 語だけである。ここで、nはROMの1回の通過で処理できる最大ビット数（例えば10）である。nもま

た、ROMのアドレスポート84によって受け入れられるビット数に等しいことに注目されたい。したがって、図示した実施例では、ROM22は2KのROMとなる。

【0080】ハフマン符号語が複数回の参照符号語でない場合には、ROM22のために生成されるアドレスはパレルシフタから提供される。ハフマン符号語が複数回参照語である場合には、アドレスは、パレルシフタからのデータとROMの出力からラッチされたデータの組合せとなる。最初の参照時に、10ビットがROMをアドレス指定する。アドレスポート84aに入力される連続ビットはゼロとなる。ROMから出力される復号化された語が未終了の符号語であることを示した場合、パレルシフタから5ビットをシフトし、パレルシフタからの新しい10ビットアドレスの最下位5ビット（LSB）をROMの出力からの最下位5ビットと結合する。このとき、マルチプレクサは前回のROM参照中にROMからラッチされた「フィードバック」ビットをアドレスポート84のアドレス入力部5ないし9に適用するので、前回の参照からの最下位5ビットはマルチプレクサ88に

入力され、無視される。同時に、アドレスポート84a（およびマルチプレクサ88）に入力される連続ビットは、1にセットされる。このプロセスは、1つの符号語が終了するまで反復される。符号語が終了すると、ROMのシフト長フィールドに5を足した値が、パレルシフタに出力される。追加の5ビットは、マルチプレクサがフィードバックビットをアドレスポート84のアドレス入力5ないし9に入力したときに無視されたマルチプレクサ88の入力部の5ビットを考慮したものである。

【0081】図4および図5に示すエスケープ符号語頭60および70を含む符号語の振幅データは、パレルシフタから直接引き出される。振幅データは最上位ビットから先に送り出されるので、図2に示す量子化レベルパレルシフタ28を通過することなく、自動的に逆正規化することができる。代わりに、ビットマスキングプロセスを使用する。振幅データは、量子化レベルプロセッサ104によって生成される現在の量子化レベルによ

って、最下位7ビットをマスキングすることによって得られる。PCMデータは、パレルシフタから8ビットバスタップ31を介して、ハフマン復号器の出力論理部38に送られる。

【0082】本発明の新規ROMを用いてハフマン符号語を復号化する幾つかの実施例を、図6に関連して図示する。最初の例では、図8の行列に表わす10ビット未満の符号語を復号化する。このような符号語は、ROMを1回通過するだけで処理される。例えば、ランレングスがゼロ、振幅が12の9ビット符号語を処理する場合を考える。最初に、ROMの端子92で連続ビットがゼロにセットされる。これは、第1ルックアップテーブル80が使用されることを示す。マルチプレクサ88は、

パレルシフタからのデータビットをアドレスポート84に直接連結するように設定される。パレルシフタからの9ビット符号語は、アドレスポート84のアドレス入力0ないし8に入力され、第1ルックアップテーブル80の場所をアドレス指定する。ルックアップテーブルは、4ビットの振幅データ、4ビットのランレングスデータ（全部ゼロ、つまり0000）、および9ビットがパレルシフタからシフトされたことを示す4ビットのシフト長を出力する。ROM22から出力される振幅およびランレングスのデータは、ハフマン復号器（図2）の出力論理38によって処理され、ハフマン符号語によって表

わされる変換係数を生成する。  
【0083】次の例は、14ビットハフマン符号語の復号化を説明する。符号語を受け取ると、最初の10ビットがアドレスポート84のアドレス入力0ないし9に入力される。これらの10ビットは、第1ルックアップテーブル80の場所をアドレス指定し、15のシフト長を出力する。15というシフト長の値は、この符号語に複数回の参照が必要であることを状態機械に示す。状態機械は、最初のクロックサイクル中にシフト長の15という値を検出し、それに応答して、5のシフト長をパレルシフタに出力する。同時に、主制御状態機械36が出力マルチプレクサ制御信号をマルチプレクサ32（図2）に出力し、マルチプレクサはそのサイクルにゼロラン係数（例えば0000）を出力する。これにより、特定の符号語を処理するのに2サイクル以上が必要な場合でも、データクロックの各サイクルで1つの係数が復号器から生成されることが可能になる。

【0084】状態機械から5のシフト長を受け取ると、パレルシフタ20は符号語の次の5ビットをアドレスポート84のアドレス入力0ないし4にロードする。同時に、符号語処理の最初のサイクル中に第1ルックアップテーブル80から出力されたフィードバックデータが（実際の振幅およびランレングスデータの代わりに）、端子80にフィードバックされ、マルチプレクサ88を介してアドレスポート84のアドレス入力5ないし9へ入力される。マルチプレクサ88は、端子92の連続ビットの表明に応答して、パレルシフタからのデータの代わりにフィードバックデータをアドレスポート84に inputsする。連続ビットは、ROMルックアップテーブル80から出力されたビット、またはROMから出力されたシフト長値15に応答して状態機械から生成されたビットのどちらかとしてすることができる。このとき、パレルシフタからの新しい4ビット（14ビット符号語の残りの4ビット）とフィードバックされた5ビットが、ROMの第2ルックアップテーブル82をアドレス指定する。第2ルックアップテーブル82へのアクセスは、ROMのアドレスポート84aへの連続ビットの入力によって得られる。アドレスポート84に inputsされるパレルシフタからの新しい4ビットとフィードバックの5ビット

が、ルックアップテーブル82の値を指定し、14ビット符号語の適切な振幅およびランレングスのデータを出力させる。同時に、ROMは2から10の間の有効なシフト長を出力し、状態機械に、符号語の復号化が成功したので、システムをリセットして次の符号語の処理を開始することができることを知らせる。

【0085】15ビットより長い符号語は、3回のサイクルで処理する。最初のサイクルでは、第1ルックアップテーブル80から第2サイクルで使用するためのフィードバックデータが得られる。第2サイクルでは、第2ルックアップテーブル82から第3サイクルで使用するためのフィードバックデータが得られる。第3サイクルではルックアップテーブル82から符号語の実際の振幅およびランレングスのデータが出力される。最初の2回の各サイクル期間中に、状態機械はマルチプレクサ32からゼロラン係数を出力し、データクロックの各サイクルで1つの係数を生成するという要件を満たす。

【0086】符号語の復号化動作を要約する流れ図を、図9に示す。符号化プロセスはボックス150から始まり、ボックス152で新しい符号語の最初のNビットをROMアドレスポートに inputsする。図示した実施例では、N=10であるが、特定の復号化の実現によって、Nにはどのような値でも選択できることを理解すべきである。

【0087】符号語の最初の10ビットに応答して、図示した実施例の復号器は、第1ルックアップテーブル80からシフト長データを含むデータを出力する。符号語が10ビット以下ならば、第1ルックアップテーブルから出力されるシフト長（SHIFTLEN）は、2から10の範囲である。この場合、第1ルックアップテーブルは、ボックス156に示すように、符号語の実際の振幅およびランレングスのデータを出力し、復号器はボックス158に示すように、次の符号語を処理することが可能な状態になる。その後、次の符号語を復号化するための制御がボックス152に返される。

【0088】第1ルックアップテーブルから出力されるSHIFTLENが2から10の範囲内でない場合には、SHIFTLENが15か否かの判定がボックス160で行われる。15というシフト長は、符号語が10ビットより長く、ROMの通過を少なくとも1回追加しなければならないことを示す。これが出現すると、ボックス168で連続ビットが1にセットされる。これは、ROMに第2ルックアップテーブル82を使用しなければならないことを知らせ、フィードバックデータをアドレスポート84のアドレス入力5ないし9に inputsするようにマルチプレクサ88を設定する。次に、ボックス170で、アドレスポート84のアドレス入力0ないし4に新しいデータの次の5ビットを inputsするために必要な量だけ、パレルシフタがシフトする。これを達成するために、パレルシフタは、ROMの2回目の通過時に5ビットだけシフトし、



その後の通過ごとに5ビットずつシフトする。ボックス172では、最後の通過中にROMから出力されるフィードバックデータが、マルチプレクサ88を介してROMアドレスポートに入力される。バレルシフタからのこの新しい入力データとROMからのフィードバックデータは、ROM22の新しい記憶場所をアドレス指定し、その結果ROMから出力されるデータは、新しいシフト長を含む。同時に、ボックス180で示すように、状態機械に応答してマルチプレクサ32からゼロラン係数が出力される。次にこのルーチンは、ボックス160にループバックされる。

【0089】ボックス160は再び、シフト長が15か否かを判定し、そうであれば、その後シフト長が15でなくなるまで、ROMの通過が繰り返される。このとき、ボックス162はシフト長が11か否かを判定する。そうであれば、符号語はROMの外部で処理することのできる特殊11ビット符号語の1つである。そのような処理は、ボックス174で行われる。

【0090】シフト長が11でなければ、ボックス164でシフト長が12か否かの判定が行われる。そうであれば、その符号語がESC-1符号語であることを意味し、これはボックス176で処理される。シフト長が12でなければ、ボックス166でシフト長が13か否かの判定が行われる。そうであれば、その符号語がESC-2符号語であることを意味し、これはボックス178で処理される。

【0091】シフト長が11、12、13、または15でない場合には、ボックス154でシフト長が2から10の範囲内であるか否かの判定が行われる。これは、その符号語が復号化に成功したことを示す。そうであれば、復号化されたデータがボックス156に出力され、ボックス158で次の符号語の処理が開始される。

【0092】ここで、本発明は可変長符号語を復号化して変換係数を再生する復号器を提供するものであることを理解すべきである。小規模（例えば1K）ルックアップテーブルで受け入れられる長さより長い符号語を処理するために、フィードバックを利用することによって、小規模ROMを使用することが可能になる。符号語が所定ビット数より短ければ、1クロックサイクルで復号化\*

される。符号語が所定ビット数より長ければ、2回以上のクロックサイクルで復号化される。符号語を復号化するために必要な追加のクロックサイクルごとに、ゼロとなるラン係数が出力されるので、1クロックサイクルに1係数が生成される。これにより、復号器は実時間映像速度で符号語を処理することができる。

【0093】本発明を特定の実施例に関連して説明したが、当業者は、特許請求の範囲に記載した本発明の範囲および思想から逸脱することなく、様々な適応例や変例を実現できることを理解されよう。

【図面の簡単な説明】

【図1】本発明に係る可変長（ハフマン）復号器を実現したHDTV受信機のブロック図である。

【図2】図1のハフマン復号器をより詳細に示すブロック図である。

【図3】図2の入力バレルシフタおよびバッファサブシステムの詳細ブロック図である。

【図4】符号語のビット長が22ビットを越す場合に使用する第1特殊符号語（エスケープ符号）のフォーマットを示す。

【図5】連続する符号語間のランレングスがゼロの場合に使用する別のエスケープ符号のフォーマットを示す。

【図6】図2の復号器に示される読み出し専用メモリ（ROM）をより詳細に示すブロック図である。

【図7】図2に示す復号器の主制御状態機械サブシステムの詳細ブロック図である。

【図8】符号語のランレングスが15以下、振幅が16以下の場合の各符号語の長さをビット単位で表わした行列である。

【図9】本発明に係る符号語の復号化を示す流れ図である。

【符号の説明】

- 10 復号化装置
- 12 映像FIFOレジスタ
- 14 クロック回路
- 16 同期化回路
- 22 フィードバックROM
- 80 ルックアップテーブル

【図4】

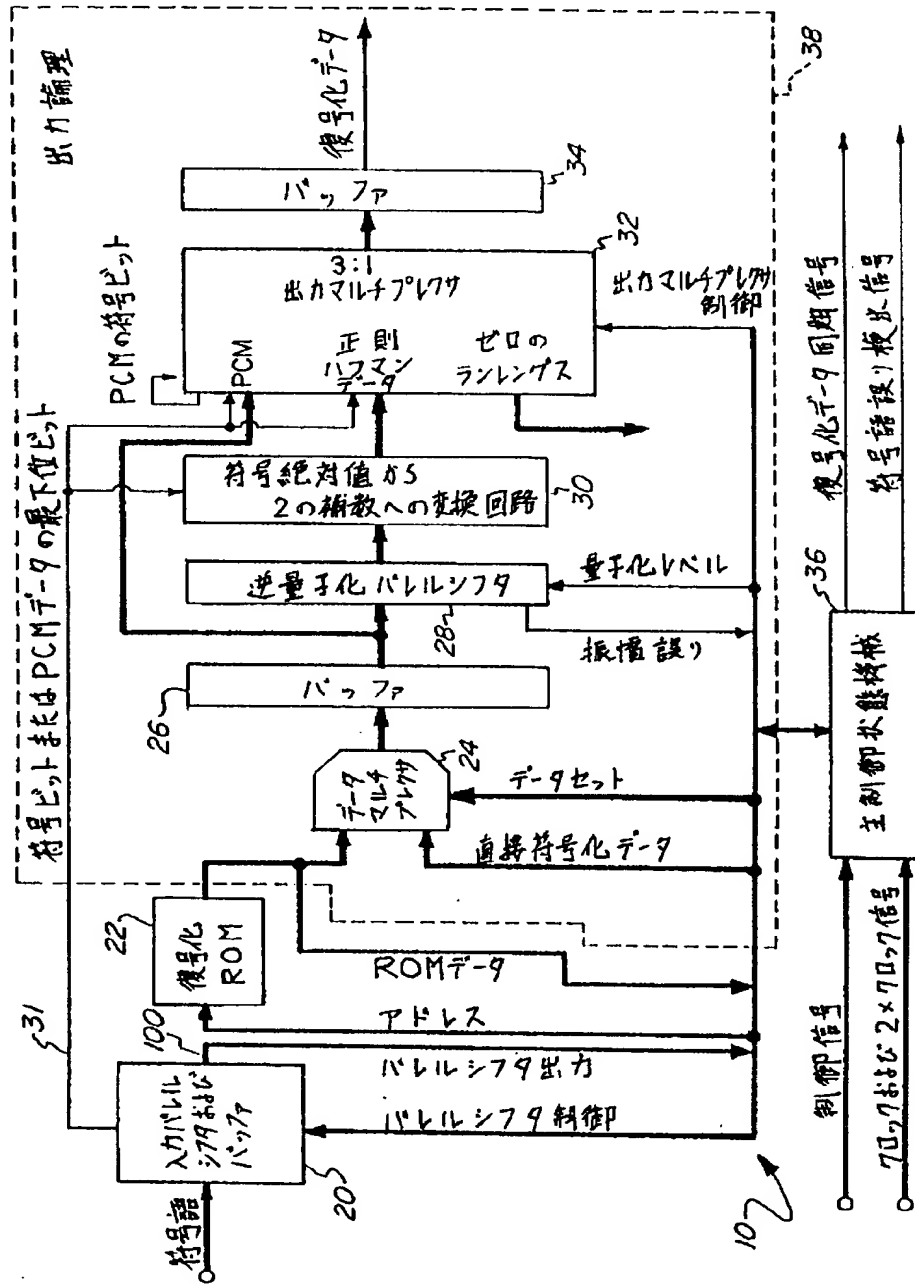
エスケープ符号1	ゼロ数	絶対値	符号ビット
8ビット	6ビット	(M-1)ビット	1ビット

【図5】

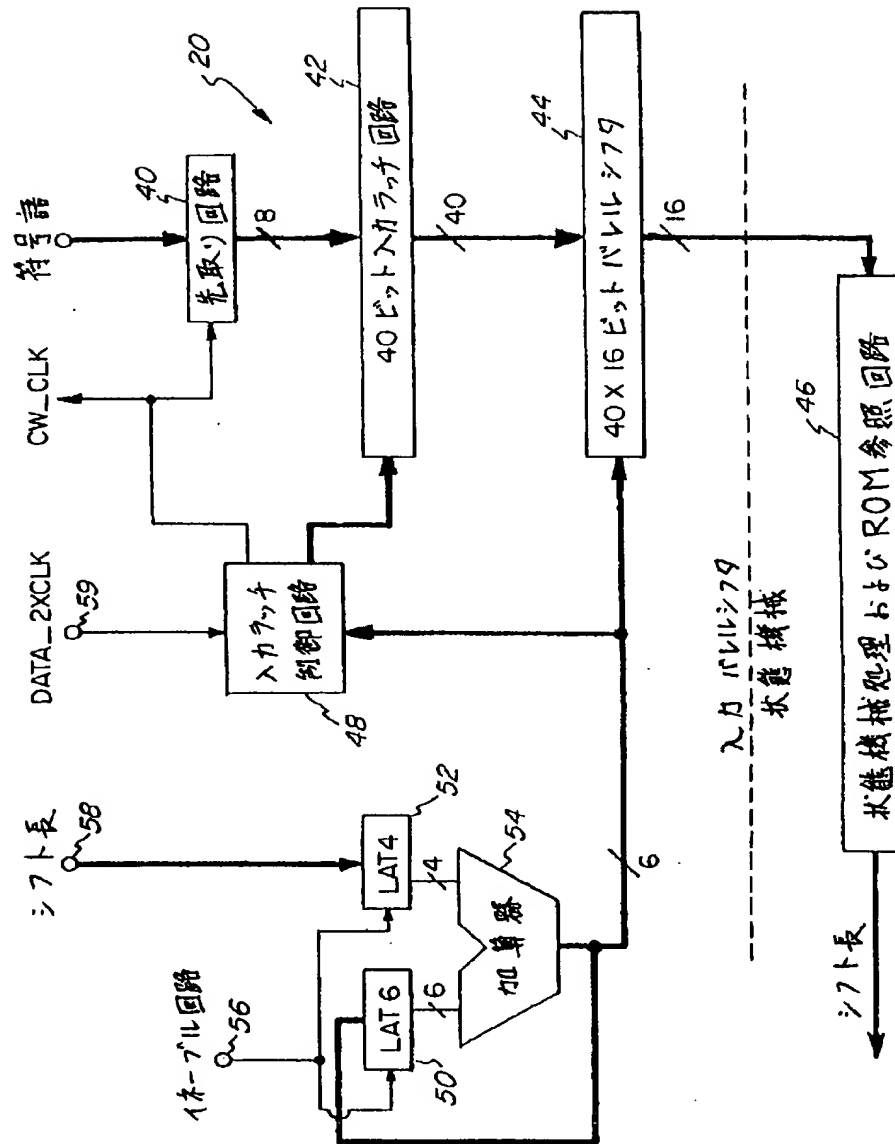
エスケープ符号2	絶対値	符号ビット
6ビット	(M-1)ビット	1ビット



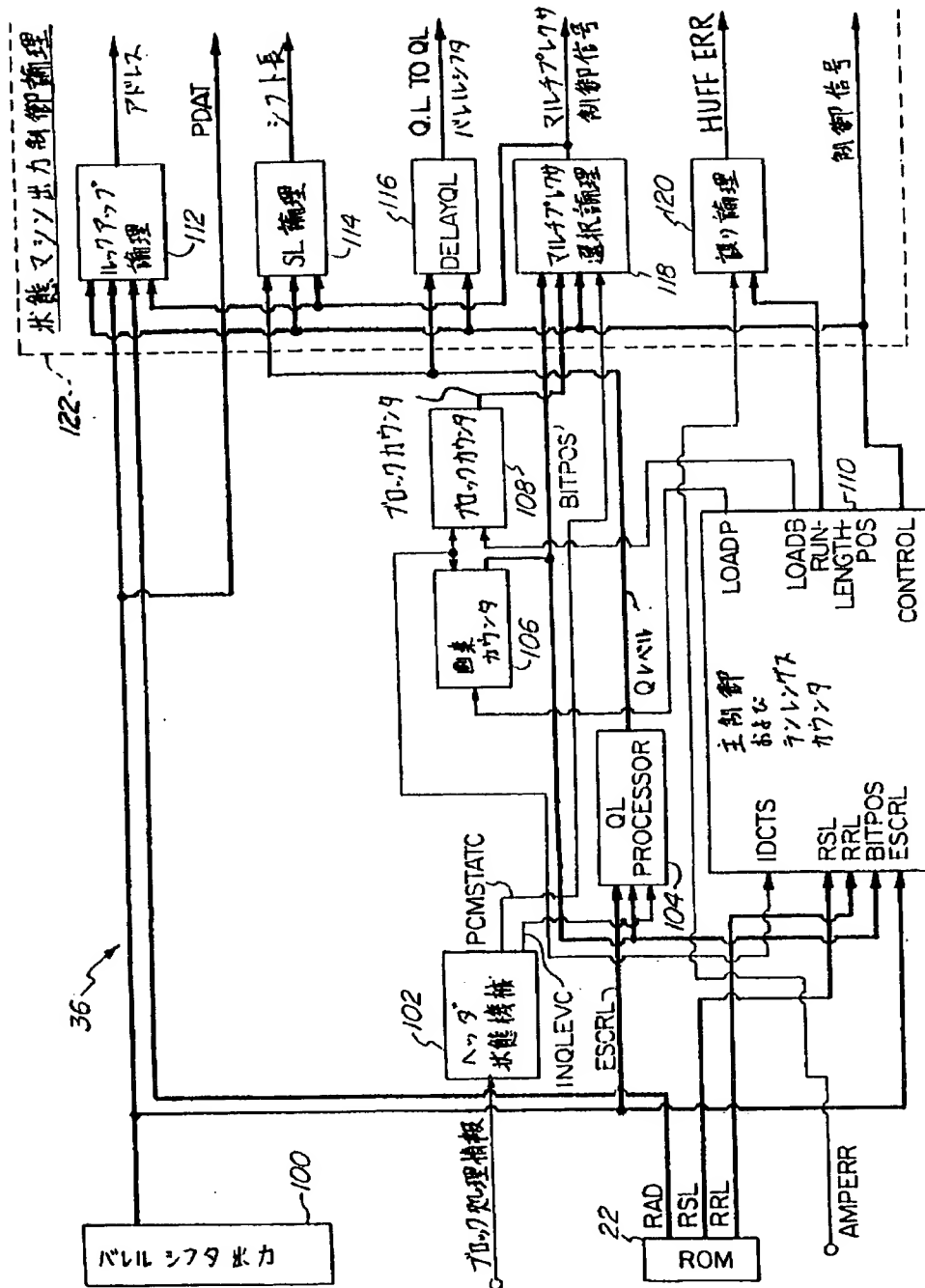
【図2】



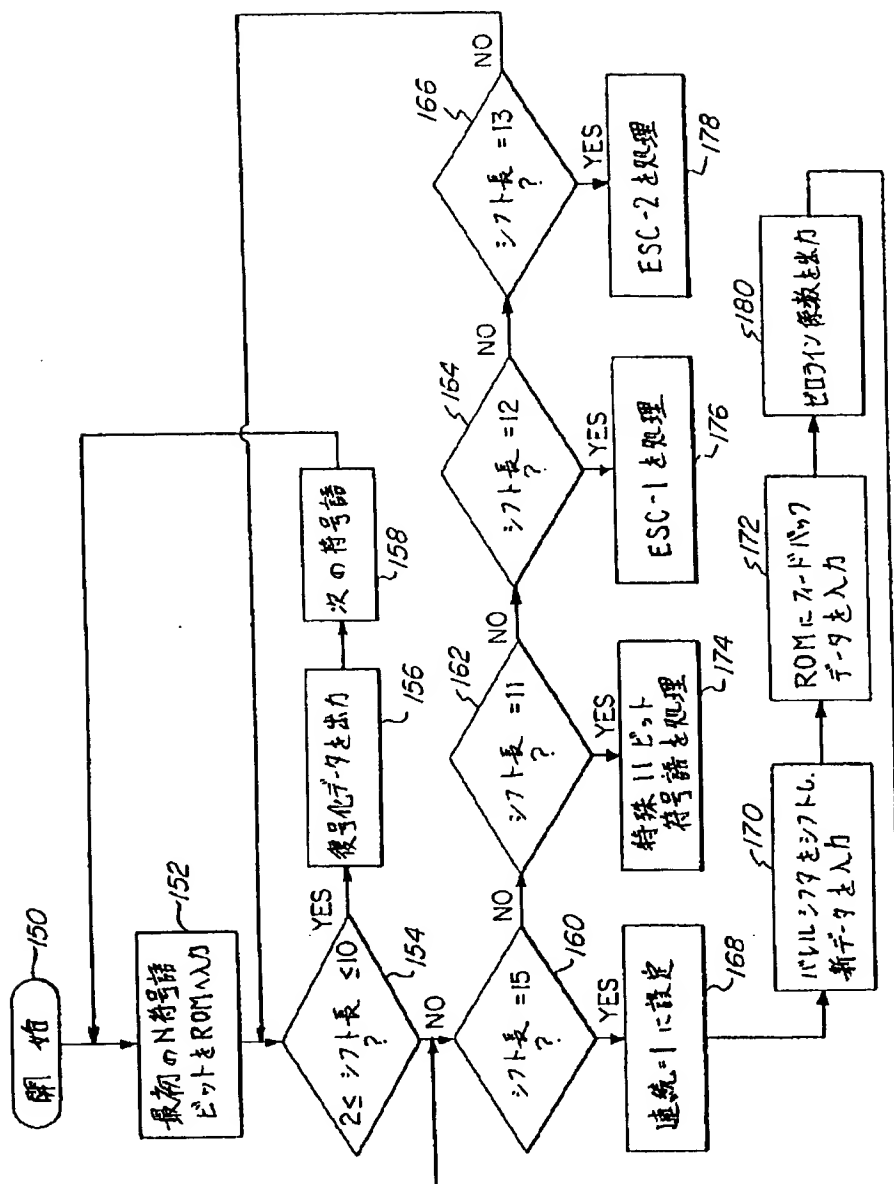
【図3】



【図7】



【図9】



【手続補正書】

【提出日】平成5年8月9日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 どの符号語も他の符号語の語頭ではなく、第1カテゴリーの前記符号語の長さはnビット以下であり、第2カテゴリーの前記符号語の長さはnビットより長いという性質をもつ可変長符号語を復号化して変換係数を再生する装置であって、  
nビットのアドレスポート、  
様々な符号語の振幅、ランレングス、および第1制御デ

ータを含む第1の多数のアドレス指定可能な記憶場所、および前記第2カテゴリーの符号語の一部分のフィードバックデータと第2制御データを含む第2の多数のアドレス指定可能な記憶場所、を有する記憶手段と、振幅、ランレングス、および第1制御データを出力するために、前記アドレスポートに符号語を入力して前記記憶場所をアドレス指定することによって、前記第1カテゴリーの符号語を復号化する手段と、第2カテゴリーの符号語の最初の $n$ ビット部分を前記アドレスポートに入力して前記記憶場所をアドレス指定することによって、そのフィードバックデータおよび第2制御データを出力し、かつ前記第2制御データにตอบสนองして、前記第2カテゴリーの符号語の次の部分を前記フィードバックデータと一緒に前記アドレスポートに周期的に入力し、前記次の部分とフィードバックデータが一緒になって得られる $n$ ビット以下のアドレスで前記記憶場所を指定して、

(i) 前記第2カテゴリー符号語に少なくとも1つの追加部分が残っている場合には、次の周期的な入力時に使用するフィードバックデータおよび第2制御データを出力し、

(ii) 追加部分が残っていない場合には、前記第2カテゴリー符号語の振幅、ランレングス、および第1制御データを出力することによって、前記第2カテゴリーの符号語を復号化する手段と、前記第2制御データにตอบสนองして、振幅、ランレングス、および第1制御データが出力されない前記第2カテゴリーの符号語の各部分に対しラン係数を出力する手段と、から成る装置。

【請求項2】 さらに、連続クロックサイクルを確立するための、前記記憶手段および前記第1および第2カテゴリー符号語復号化手段にクロック信号を提供するためにクロック手段に連結された手段を含み、前記クロックサイクルの間に、

(i) 振幅係数を生成するために振幅、ランレングス、および第1制御データ、または

(ii) ラン係数を生成するためにフィードバックデータおよび第2制御データ、の少なくともいずれか一方を前記記憶手段から出力し、それによって、各クロックサイクルで可変長符号語から生成されるようにしたことを特徴とする、請求項1記載の装置。

【請求項3】 前記第2カテゴリー符号語復号化手段が、前記第2制御データにตอบสนองして、事前設定した多数のアドレスポート入力部に符号語データを入力する代わりに第2カテゴリー符号語に対するフィードバックデータを入力し、残りの多数のアドレスポート入力部には第2カテゴリー符号語の対応部分を入力するマルチプレクサ手段、から成ることを特徴とする、請求項1または2記載の装置。

【請求項4】 前記フィードバックデータが $n/2$ のビット長をもち、第2カテゴリー符号語の前記対応部分が $n/2$ 以下のビット長をもつことを特徴とする、請求項3記載の装置。

【請求項5】 さらに、前記記憶手段に振幅およびランレングスデータが含まれていない特殊符号語を検出する手段と、前記検出手段にตอบสนองして前記特殊符号語を復号化する手段と、を含むことを特徴とする、請求項1ないし4のいずれかに記載の装置。

【請求項6】 前記記憶手段が実質的に $2 \times 2^n$ に等しい記憶容量を有することを特徴とする、請求項1ないし5のいずれかに記載の装置。

【請求項7】 前記第2カテゴリー符号語の前記次の部分が、その符号語の残りの未処理ビット数または $n/2$ のいずれか短い方であることを特徴とする、請求項1ないし6のいずれかに記載の装置。

【請求項8】 前記記憶手段が第1ルックアップテーブルおよび第2ルックアップテーブルとして構成され、前記第1ルックアップテーブルが、前記第1カテゴリー符号語に対応する第1の多数のアドレス指定可能な記憶場所と、前記第2カテゴリー符号語の最初の $n$ ビットに対応する第2の多数のアドレス指定可能な記憶場所と、を含み、前記第2ルックアップテーブルが、前記第2カテゴリー符号語に対応する第1の多数のアドレス指定可能な記憶場所と、前記第2カテゴリー符号語のその後の部分に対応する第2の多数のアドレス指定可能な記憶場所と、を有すること、を特徴とする、請求項1ないし7のいずれかに記載の装置。

【請求項9】 前記記憶手段が、前記第1ルックアップテーブルまたは前記第2ルックアップテーブルのいずれかをアドレス指定するために、前記 $n$ ビットのアドレスポートでデータを選択的に結合する制御ビットを受け取るための追加アドレスポートから成ることを特徴とする、請求項8記載の装置。

【請求項10】 前記第1および第2ルックアップテーブルがそれぞれ、実質的に $2^n$ 語の記憶容量を有することを特徴とする、請求項9記載の装置。

【請求項11】 さらにバレルシフタを含み、当該バレルシフタが、前記符号語を受け取るための入力部と、前記第1制御データおよび前記第2制御データから導出されたシフト長情報にตอบสนองして、符号語およびその一部分を前記 $n$ ビットアドレスポートに出力する手段と、を有することを特徴とする、請求項1ないし10のいずれかに記載の装置。

【請求項12】 前記シフト長情報が1つの符号語の復号化が完了したか否かを示し、前記装置がさらに、

前記シフト長情報に応答して新しい符号語の復号化を開始する手段から含むことを特徴とする、請求項11記載の装置。

【請求項13】 前記符号語が離散コサイン変換係数から導出されるハフマン符号語であることを特徴とする、請求項1ないし12のいずれかに記載の装置。

【請求項14】 可変長符号語の復号化に使用するフィードバック記憶装置であって、  
 $n$ ビット以下の長さの第1符号語または $n$ ビットを越す長さの第2符号語の最初の $n$ ビットまで部分によってアドレス指定可能な第1ルックアップテーブルと、  
 $p + m \leq n$ であり、第2符号語の $m$ ビット以下の部分が前記第2符号語の最初の $n$ ビット部分の後に続く場合で、 $p$ ビットのフィードバックデータと第2符号語の $m$ ビット以下の部分の組合せによってアドレス指定可能な第2ルックアップテーブルと、から成り、  
 前記第1ルックアップテーブルが、  
 前記第1符号語に対応する複号化されたデータと、  
 前記第2符号語の最初の $n$ ビット以下の部分に対応するフィードバックデータと、を含み、  
 前記第2ルックアップテーブルが、  
 前記第2符号語の最後の $m$ ビット以下の部分に対応する複号化されたデータと、  
 前記第2符号語の前記最初の部分と最後の部分の間に存在する $m$ ビット部分に対応するフィードバックデータと、を含む、ことを特徴とするフィードバック記憶装置。

【請求項15】 さらに、  
 符号語およびフィードバックデータを受け取るための $n$ ビットのアドレスポートと、  
 前記第1ルックアップテーブルまたは前記第2ルックアップテーブルをアドレス指定するために、前記アドレスポートを選択的に結合する手段と、を含むことを特徴とする、請求項14記載の記憶装置。

【請求項16】 前記複号化されたデータが振幅およびラングスデータから成る、ことを特徴とする、請求項14記載の記憶装置。

【請求項17】 どの符号語も他の符号語の語頭ではなく、第1カテゴリーの前記符号語の長さは $n$ ビット以下であり、第2カテゴリーの前記符号語の長さは $n$ ビットより長いという性質をもつ可変長符号語を復号化して、完全に複号化された符号語を表す出力符号を与える装置であって、  
 $n$ ビットのアドレスポート、  
 様々な符号語の、前記出力符号を形成するために使用される複号化されたデータおよび第1制御データおよび含む第1の多数のアドレス指定可能な記憶場所、ならび

に前記第2カテゴリーの符号語の一部分のフィードバックデータと第2制御データを含む第2の多数のアドレス指定可能な記憶場所、を有する記憶手段と、

完全な出力符号、および第1制御データを出力するために、前記アドレスポートに符号語を入力して前記記憶場所をアドレス指定することによって、前記第1カテゴリーの符号語を復号化する手段と、

第2カテゴリーの符号語の最初の $n$ ビット部分を前記アドレスポートに入力して前記記憶場所をアドレス指定することによって、そのフィードバックデータおよび第2制御データを出力し、かつ前記第2制御データに回答して、前記第2カテゴリーの符号語の次の部分を前記フィードバックデータと一緒に前記アドレスポートに周期的に入力し、前記次の部分とフィードバックデータが一緒になって得られる $n$ ビット以下のアドレスで前記記憶場所を指定して、

(i) 前記第2カテゴリー符号語に少なくとも1つの追加部分が残っている場合には、次の周期的な入力時に使用するフィードバックデータおよび第2制御データを出力し、

(ii) 追加部分が残っていない場合には、第1の制御データを出力し、前記第2カテゴリー符号語の出力符号を完了する、ことによって、前記第2カテゴリーの符号語を復号化する手段と、から成り、  
 前記第2制御データに回答する手段が、前記制御データも出力されず、出力コードも完了しない前記第2カテゴリーの符号語の各部分に対し出力符号を出力するために設けられ装置。

【請求項18】 ランレングスがゼロのイベントを表わす符号語を含め、多数の連続可変長符号語を復号化する方法であって、

長さが $n$ ビット以下の第1符号語を1回のクロックサイクルで復号化する段階と、

長さが $n$ ビットを越え、少なくとも $P-1$ のランレングスをもつイベントを表わす第2複合語を $P$ 回という複数回のクロックサイクルで復号化する段階と、

特殊エスケープ符号によりランレングスがゼロのイベントを表現する第3符号語を識別する段階と、

前記特殊エスケープ符号の検出に回答して、前記第3符号語を1回のクロックサイクルで復号化する段階と、から成る方法。

【請求項19】 ルックアップテーブルを利用して前記第1および第2符号語が、対応する振幅およびランレングスデータを出力するために、複号化され、  
 前記ルックアップテーブルを参照せず、振幅データを直接出力することによって前記第3符号語が復号化されること、を特徴とする、請求項18記載の方法。



## フロントページの続き

- (72)発明者 ボール・モロニー  
アメリカ合衆国カリフォルニア州オリベン  
ハイン、ウエスタン・スプリングス・ロー  
ド3411
- (72)発明者 エドワード・エイ・クラウス  
アメリカ合衆国カリフォルニア州サン・デ  
ィエゴ、アリアン・ドライブ2720-32

- (72)発明者 ボール・シェン  
アメリカ合衆国カリフォルニア州サン・デ  
ィエゴ、アダーマン・アベニュー10868-  
167
- (72)発明者 ウー・エイチ・バイク  
アメリカ合衆国カリフォルニア州エンシニ  
タス、フォーチュナ・ランチ・ロード3470